

Arquitetura de computadores e sistemas operacionais

Latches e flip-flops

Gabriel V C Candido
gabriel.candido@ifpr.edu.br

Instituto Federal do Paraná - Pinhais

Sumário

Circuitos com memória

Latches

Flip-flops

Registradores

Circuitos sequenciais síncronos

Sumário

Circuitos com memória

Latches

Flip-flops

Registradores

Circuitos sequenciais síncronos

Circuito com memória

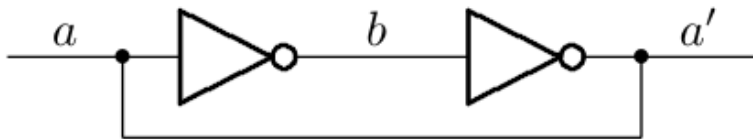


Figura: Circuito com memória

Circuito com memória programável

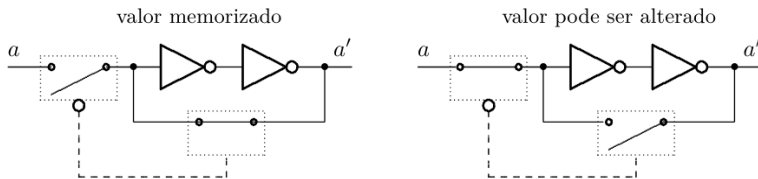


Figura: Circuito com memória programável

Sumário

Circuitos com memória

Latches

Flip-flops

Registradores

Circuitos sequenciais síncronos

Latch SR

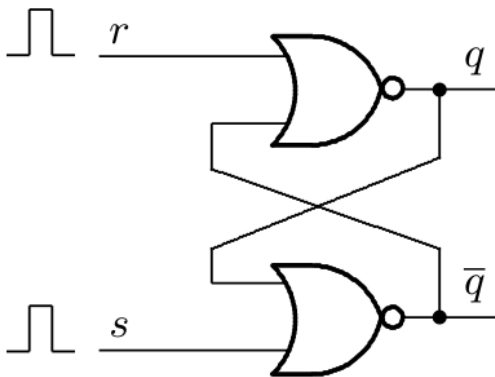
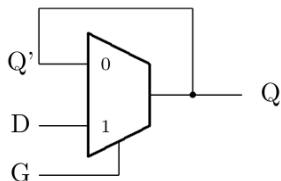


Figura: Latch SR

Latch com multiplexador



G	D	Q'	Q
0	x	0	0
0	x	1	1
1	0	x	0
1	1	x	1

} Q mantém valor

} Q transparente

Figura: Latch implementado usando um multiplexador

Latch com multiplexador

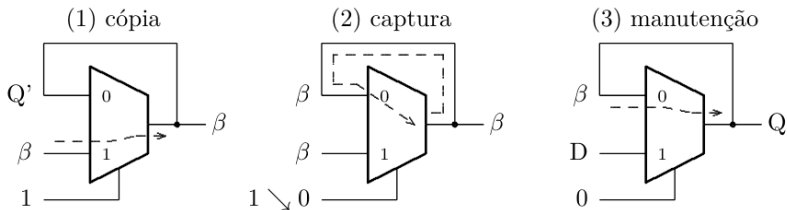


Figura: Combinações de entrada para o *latch*

Latch com multiplexador

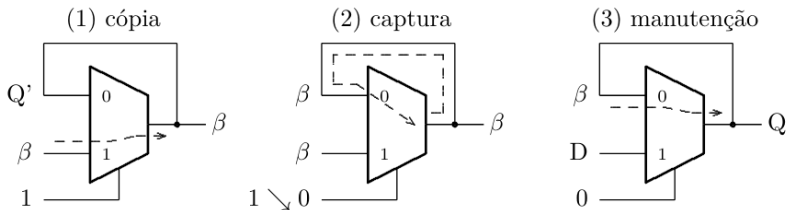


Figura: Combinações de entrada para o *latch*

Setup time: A entrada D precisa ficar estável por $2 \times T_M$: uma vez para estabilizar o caminho $D \rightarrow Q$ e outra vez para estabilizar o caminho $Q' \rightarrow Q$.

Latch com multiplexador

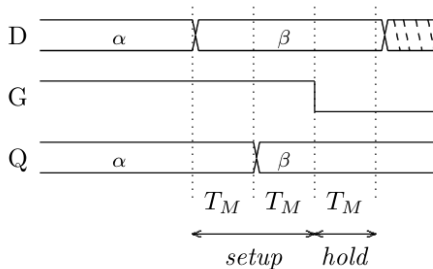
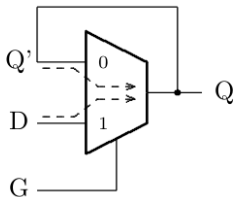


Figura: Comportamento dinâmico do *latch*

Latch com multiplexador

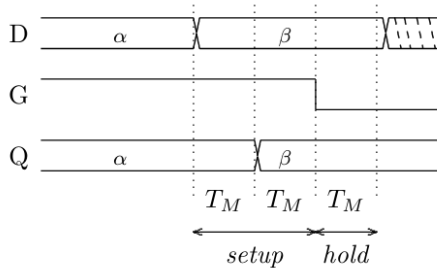
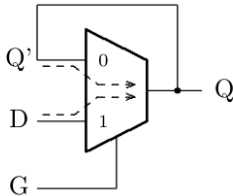


Figura: Comportamento dinâmico do *latch*

Hold time: A entrada D precisa ficar estável por T_M **após a captura**: para não contaminar o laço de realimentação

Laços e problemas

Nossa definição de circuitos combinacionais proíbe laços: se houver laços, o circuito atualiza seu conteúdo indefinidamente

Laços e problemas

Nossa definição de circuitos combinacionais proíbe laços: se houver laços, o circuito atualiza seu conteúdo indefinidamente

Como resolver?

Sumário

Circuitos com memória

Latches

Flip-flops

Registradores

Circuitos sequenciais síncronos

Flip-flops

Vamos usar 2 *latches* para quebrar o ciclo

A captura vai ocorrer nas bordas ascendentes de um *sinal de relógio ou clock*

Flip-flops

Vamos usar 2 *latches* para quebrar o ciclo

A captura vai ocorrer nas bordas ascendentes de um *sinal de relógio ou clock*

Clock: onda quadrada, alterna entre 0 e 1 com períodos iguais

Flip-flops

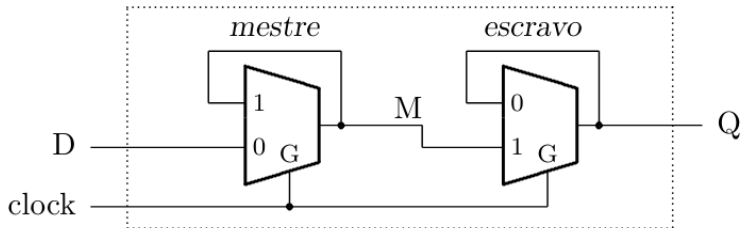


Figura: *Flip-flop* mestre-escravo

Flip-flops

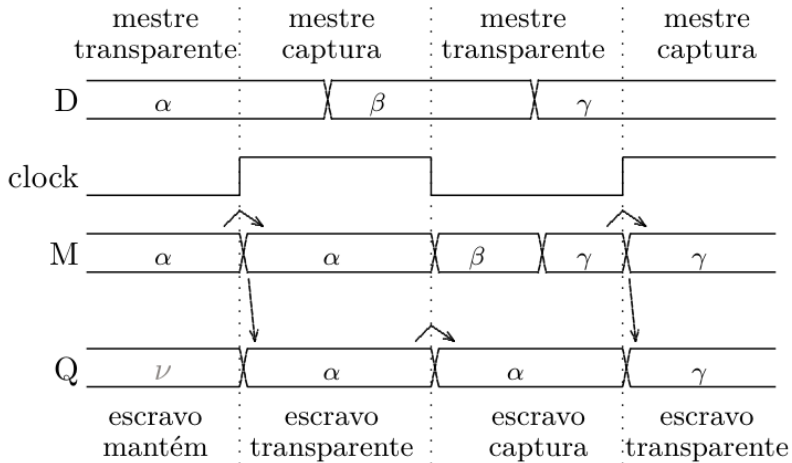


Figura: *Flip-flop* mestre-escravo

Flip-flops

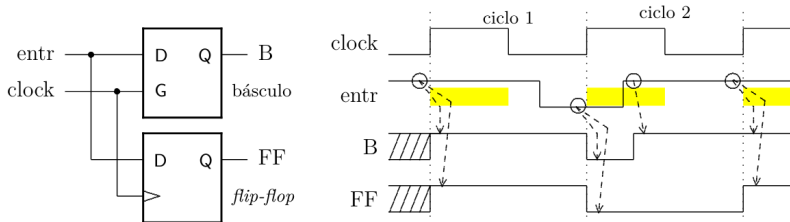


Figura: Temporização do *latch* e do *flip-flop*

Flip-flops

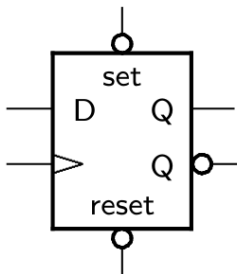


Figura: *Flip-flop* tipo D com sinais *set* e *reset*

Note que os sinais *set* e *reset* são ativos em zero!

Sumário

Circuitos com memória

Latches

Flip-flops

Registradores

Circuitos sequenciais síncronos



Registradores

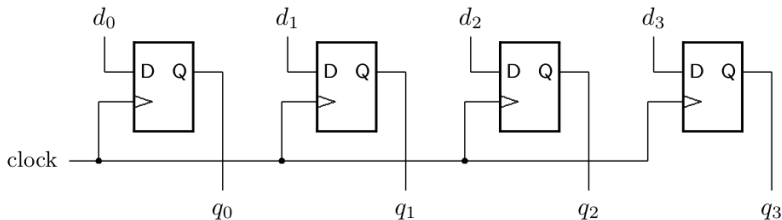


Figura: Registrador simples de 4 bits

Sumário

Circuitos com memória

Latches

Flip-flops

Registradores

Circuitos sequenciais síncronos

Circuitos sequenciais síncronos

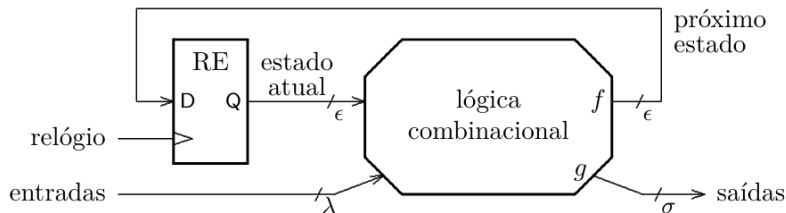


Figura: Circuitos sequenciais síncronos

1. sinal de relógio que sincroniza o CSS
2. entradas e saídas digitais
3. registrador de estado

Temporização de circuitos síncronos

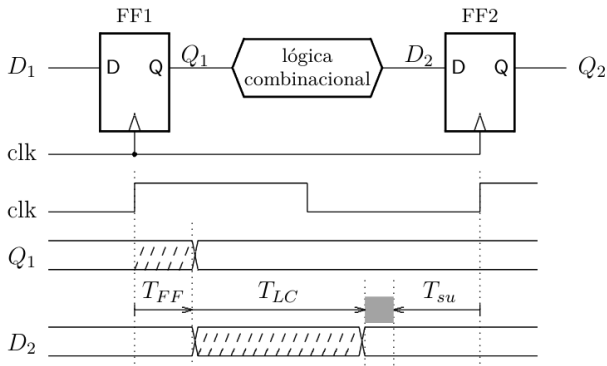


Figura: Tempo de *setup* de circuitos sequenciais síncronos

Temporização de circuitos síncronos

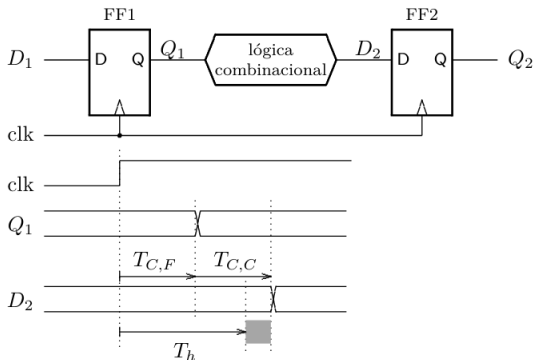


Figura: Tempo de *hold* de circuitos sequenciais síncronos